

开源 H.265 Encoder IP Core 介绍

范益波

2017.1.13

关于H.265 Encoder IP Core

H.265概况

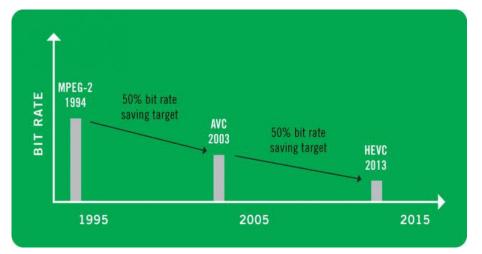


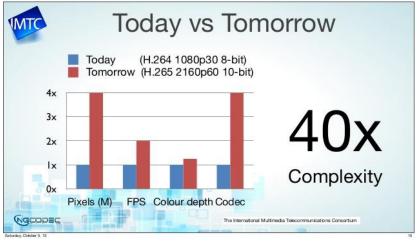
优点:低码率、高质量

缺点:计算复杂 趋势:4K、8K









H.265用途



所有需要保存、传输视频的领域

IP Camera

图传系统

摄像机

监控

视频会议

H.265实现方案



软件方案

CPU/DSP Based

• 优点:压缩率高

缺点:速度很慢

• 代表:X265,HM

开源:有

硬件方案

• Silicon , FPGA

• 优点:速度快、实时

• 缺点:压缩率比软件差

• 代表: Imagination, Chipsnmedia

开源:无

商业H.265enc IP















价格昂贵

无RTL源码

难以定制

开源H.265enc IP



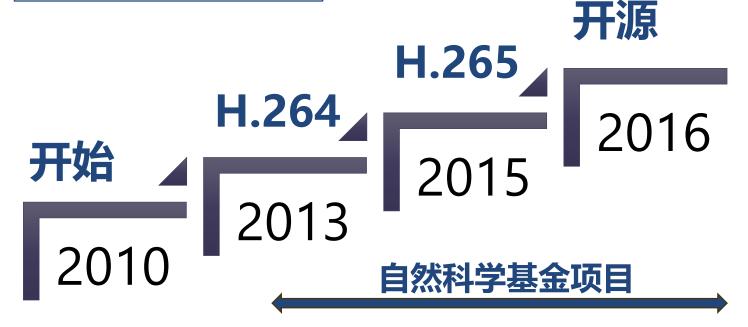
免费

RTL源码

可定制

性能较弱

麻雀虽小、五脏俱全



目标: HD/4K@30fps

关于开源

开源硬件IP现状



软件开源

- 开源项目很多
- 项目维护很好
- 开发成本低
- 软件工程师数量庞大
- 成功案例:Linux, Apache ...
- 平台: Github

硬件开源

- 开源项目很少。不成气候
- 基本没有维护
- 开发成本高(Silicon, FPGA)
- 硬件IC工程师很少
- 几乎没有成功案例,包括OpenRISC
- 平台: opencores

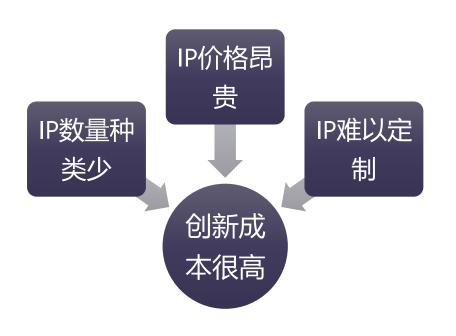
硬件IP需求与现状



IP需求强烈

FPGA FPGA-SoC ASIC SoC

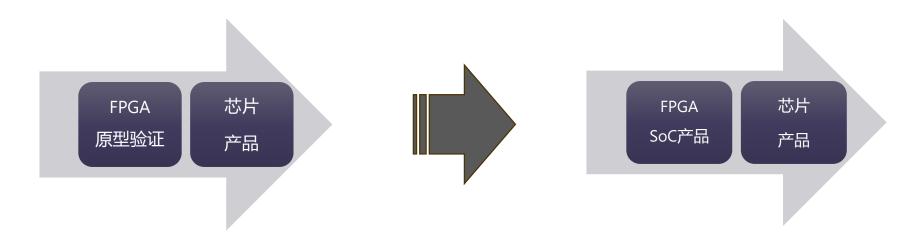
IP封闭阻碍创新



芯片设计新趋势



SoC-FPGA: 硬件设计软件化



快速开发

小批量定制化

可升级维护

专注核心IP

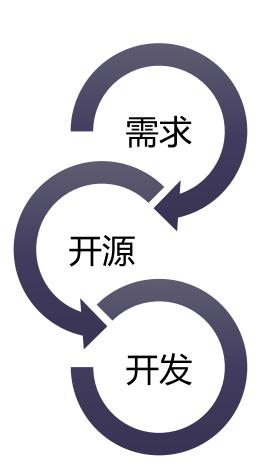
降低创新成本

需要更多的基础类IP,促进创新

开源的意义



- ■为需求方提供免费的IP
- ■吸引开发者提升IP性能
- ■降低硬件芯片行业的创新成本



如何使用/参与

普通用户



Step1: 下载

• www.openasic.org

Step2: 电路添加

• 总线接口、RAM Model等

Step3: 集成

• 软件: Header, RTP

• 硬件: SoC系统

一般开发工程师



代码改进

• RTL代码风格、测试、Debug、可测性设计

文档改进

• 添加文档、文档风格

系统架构

• 模块Architecture、系统Architecture、架构仿真

算法改进

• 预测算法、编码效率

专业公司/开发团队



16

无积累:本项目是一个不错的起点

•建立合作,开放所有资源

有积累:共同研发计划

- 建立合作,公司/团队专注于IP商业实现,高校专注于算法课题研究
- 各有分工、优势互补

新型产学合作

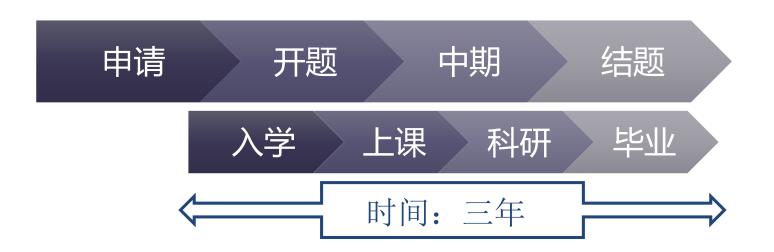
- •公司、团队形成自身IP的竞争力与商业模式,推出自己的商业encoder,自己特殊的 feature,无需开源
- •大学培养人才、关注先进技术研究、编码器改进研究

愿景

大学科研项目的一般生命周期



科研项目 生命周期 研究生 生命周期



- 1. 课题成果应用困难,新课题未必能延续老课题的研究工作
- 2. 创新性与工程性难以平衡,需要专业的工程化后期开发
- 3. 具有"人数"相对稳定的科研人员、创新思维、优秀人才

对于H.265enc的愿景



- 1. 一个有固定团队的 IP
- 2. 一个有长期维护的 IP
- 3. 能提供必要support的开源 IP
- 4. 吸引真正需要用IP的人一起帮助提高IP质量
- 5. 吸引具有奉献精神的人一起形成开源氛围
- 6. 降低使用IP的成本,让创新变得低成本

对于OpenASIC.org的愿景



- 1. 开源硬件IP的中文论坛 成为开发者、用户的一个交流论坛
- 2. 吸引更多的开源硬件IP发布 硬件发布+线上交流
- 3. 定期举办硬件IP技术研讨会 技术研讨、线下交流



专注开源硬件 IP Core

www.openasic.org

谢谢!